



PATENT ABSTRACTS OF JAPAN

(11) Publication number: **10117178 A**(43) Date of publication of application: **06.05.98**

(51) Int. Cl.

H04J 11/00
H04L 27/38(21) Application number: **08290800**(22) Date of filing: **31.10.96**(30) Priority: **23.08.96 JP 08222636**(71) Applicant: **JISEDAI DIGITAL TELEVISION**
HOSO SYST KENKYUSHO:KK(72) Inventor: **TSURUGA SADA0**
NOGAMI HIROSHI(54) **OFDM(ORTHOGONAL FREQUENCY DIVISION**
MULTIPLEX) DEMODULATOR

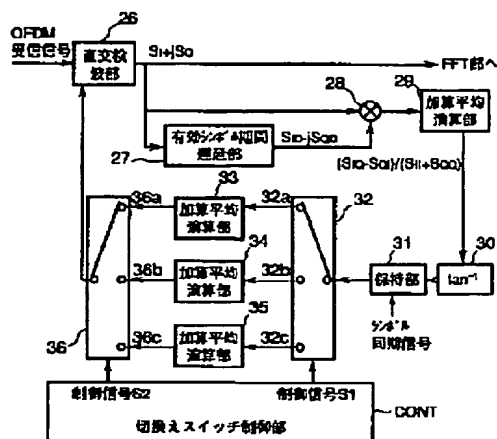
(57) Abstract:

PROBLEM TO BE SOLVED: To maintain accuracy of frequency synchronization without being affected by noise and to quicken a synchronization lock end time of frequency synchronization.

SOLUTION: Complex data from an orthogonal detection section 26 are given to a valid symbol period delay section 27, in which the data are delayed by a valid symbol period and complex conjugate data subject to conjugate processing are obtained. A complex multiplier 28 and an arithmetic mean arithmetic section 29 apply correlation processing to the complex data and the complex delay data, and an arc tangent arithmetic section 30 obtains a phase rotation angle as the result of the correlation. The phase rotation angle is fed sequentially and selectively to arithmetic means arithmetic sections 33, 34, 35 by a changeover switch 31 controlled by a control signal S1, where arithmetic operation is conducted. The arithmetic results by the arithmetic means arithmetic sections 33, 34, 35 are given selectively and sequentially to the orthogonal detection section 26 as a frequency error correction

signal via a changeover switch 36 controlled by a control signal S2 for the purpose of frequency synchronization.

COPYRIGHT: (C)1998,JPO



THIS PAGE BLANK

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-117178

(43) 公開日 平成10年(1998) 5月6日

(51) Int.Cl.⁶

H 0 4 J 11/00

H 0 4 L 27/38

識別記号

F I

H 0 4 J 11/00

H 0 4 L 27/00

Z

G

審査請求 有 請求項の数18 O L (全 22 頁)

(21) 出願番号 特願平8-290800

(22) 出願日 平成8年(1996)10月31日

(31) 優先権主張番号 特願平8-222636

(32) 優先日 平8(1996)8月23日

(33) 優先権主張国 日本 (J P)

(71) 出願人 395017298

株式会社次世代デジタルテレビジョン放送
システム研究所
東京都港区赤坂5丁目2番8号

(72) 発明者 鶴賀 貞雄

東京都港区赤坂5丁目2番8号 株式会社
次世代デジタルテレビジョン放送システム
研究所内

(72) 発明者 野上 博志

東京都港区赤坂5丁目2番8号 株式会社
次世代デジタルテレビジョン放送システム
研究所内

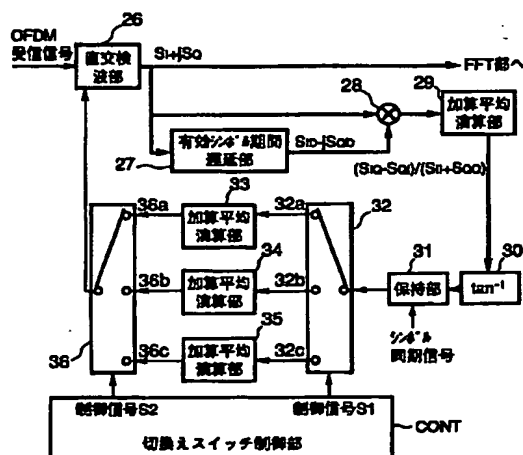
(74) 代理人 弁理士 鈴江 武彦 (外5名)

(54) 【発明の名称】 OFDM復調装置

(57) 【要約】

【課題】 雑音に影響されことなく周波数同期精度を維持すると同時に、周波数同期の同期引込み完了時間の高速化を図る。

【解決手段】 直交検波部26からの複素データは、有効シンボル期間遅延部27にて有効シンボル期間だけ遅延され、さらにその共役をとった複素共役データとなる。複素乗算器28及び加算平均演算部29により上記複素データと複素遅延データとの相関演算を施し、アークタンジェント演算部30でその相関結果の位相回転角を求める。この位相回転角は、制御信号S1により制御される切換えスイッチ32により、加算平均演算部33、34、35に選択的に順次供給され、各々演算が行われる。各加算平均演算部33、34、35の演算結果は、制御信号S2により制御される切換えスイッチ36により、周波数誤差補正信号として選択的に順次直交検波部26に供給され、周波数同期に供される。



【特許請求の範囲】

【請求項1】1シンボル期間の構成が、有効シンボル期間の信号の後部をガード期間として、シンボル毎に有効シンボル期間に対して巡回的に前置した構成である直交周波数分割多重変調信号なるOFDM信号を入力し、このOFDM信号の有効シンボル期間の変調伝送データを復調するOFDM復調装置であって、
 10 局部発振信号を発生する局部発振手段を備え、この手段で発生される局部発振信号により前記OFDM信号を直交検波して複素データとして出力し、当該複素データが表す周波数を周波数誤差補正信号に基づいて補正する周波数補正手段を備える直交検波手段と、
 この直交検波手段で得られた複素データを前記OFDM信号の有効シンボル期間遅延させる遅延手段と、
 前記直交検波手段で得られた複素データと前記遅延手段で得られた複素遅延データとの相関データを得る相関演算手段と、
 前記相関演算手段で得られた相関データの位相回転角を求める位相回転角演算手段と、
 この位相回転角演算手段で得られた位相回転角について
 20 互いに異なるゲインで加算平均演算を行う複数の加算平均演算手段と、
 前記複数の加算平均演算手段のいずれか1つを順に選択して前記位相回転角演算手段からの演算結果を出力する1入力複数出力の第1の切換え手段と、
 前記複数の加算平均演算手段の演算結果のいずれか1つを順に選択して、前記周波数誤差補正信号として前記周波数補正手段に出力する複数入力1出力の第2の切換え手段とを具備することを特徴とするOFDM復調装置。
 【請求項2】前記複数の加算平均演算部は、それぞれ演算結果を保持して出力する保持手段を備え、
 前記第1の切換え手段は、OFDM信号の1シンボル期間を T_S とし、 M_1 、 M_2 ($M_1 < M_2$) を正の数とするとき、0以上 $(M_1 + 1) T_S$ 未満の時刻において第1番目の加算平均演算部を選択し、 $(M_1 + 1) T_S$ 以上 $(M_2 + 1) T_S$ 未満の時刻において第2番目の加算平均演算部を選択して前記位相回転角演算手段の出力を入力するように切り換わり、
 前記第1番目の加算平均演算部の保持手段は、 $M_1 T_S$ 以上の時刻において保持動作を行い、
 前記第2番目の加算平均演算部の保持手段は、 $M_2 T_S$ 以上の時刻において保持動作を行い、
 前記第2の切換え手段は、0以上 $M_2 T_S$ 未満の時刻において第1番目の加算平均演算部を選択し、 $M_2 T_S$ 以上 $(M_2 + 1) T_S$ 未満の時刻において第2番目の加算平均演算部を選択して、それぞれの加算平均演算部の出力を前記周波数誤差補正信号として前記周波数補正手段に出力するように切り換わることを特徴とする請求項1に記載のOFDM復調装置。
 【請求項3】前記複数の加算平均演算手段として第3番

目以降の加算平均演算手段を備えるとき、
 前記第1の切換え手段は、 $(M_2 + 1) T_S$ 以上の時刻において第3番目の加算平均演算部以降を選択して前記位相回転角演算手段からの演算結果を出力するように切り換わり、
 前記第3番目以降の加算平均演算手段の保持手段は、全ての時刻において保持動作を行わず、
 前記第2の切換え手段は、 $(M_2 + 1) T_S$ 以上の時刻において第3番目以降の加算平均演算部を選択して、その出力を前記周波数誤差補正信号として前記周波数補正手段に出力するように切り換わることを特徴とする請求項2に記載のOFDM復調装置。
 【請求項4】1シンボル期間の構成が、有効シンボル期間の信号の後部をガード期間として、シンボル毎に有効シンボル期間に対して巡回的に前置した構成である直交周波数分割多重変調信号なるOFDM信号を入力し、このOFDM信号の有効シンボル期間の変調伝送データを復調するOFDM復調装置であって、
 局部発振信号を発生する局部発振手段を備え、この手段で発生される局部発振信号により前記OFDM信号を直交検波して複素データとして出力し、当該複素データが表す周波数を周波数誤差補正信号に基づいて補正する周波数補正手段を備える直交検波手段と、
 この直交検波手段で得られた複素データを上記OFDM信号の有効シンボル期間遅延させる遅延手段と、
 前記直交検波手段で得られた複素データと前記遅延手段で得られた複素遅延データとの相関データを得る相関演算手段と、
 前記相関演算手段で得られた相関データの位相回転角を求める位相回転角演算手段と、
 この位相回転角演算手段で得られた位相回転角について
 40 互いに異なるゲインで加算平均演算を行う複数の加算平均演算手段と、
 前記位相回転角演算手段で得られた位相回転角の符号を検出する符号検出手段と、
 この符号検出手段で得られた符号検出結果を基に、前記複数の加算平均演算手段のいずれか1つを順に選択して前記位相回転角演算手段の演算結果を出力する1入力複数出力の第1の切換え手段と、
 前記符号検出手段で得られた符号検出結果を基に、正、及び負の回数をそれぞれ数え、その結果を基に前記複数の加算平均演算手段の動作を制御する符号カウント手段と、
 この符号カウント手段で得られた結果を基に、前記複数の加算平均演算手段の演算結果のいずれか1つを順に選択して、前記周波数誤差補正信号として前記周波数補正手段に出力する複数入力1出力の第2の切換え手段とを具備することを特徴とするOFDM復調装置。
 【請求項5】前記複数の加算平均演算部は、それぞれ演算結果を保持して出力する保持手段を備え、

【請求項3】前記複数の加算平均演算手段として第3番

50

前記符号検出手段は、前記位相回転角演算手段で得られた位相回転角の符号を監視し、0以上($M_3 + 1$) T_S 未満の時刻において、符号が正の場合には第1番目の加算平均演算部を選択し、符号が負の場合には第2番目の加算平均演算部を選択するように前記1入力複数出力の第1の切換え手段を制御し、

前記複数の加算平均演算部の保持手段は、 $M_3 T_S$ 以下の時刻において出力0を出力し、 $M_3 T_S$ 以上の時刻において保持動作を行い、

前記符号カウント手段は、0以上($M_3 + 1$) T_S 未満の時刻において、シンボル毎に前記位相回転角の符号の回数を数え、 $M_3 T_S$ の時刻において、前記符号の回数のうち正が多い場合には第1番目の加算平均演算部を選択し、負が多い場合には第2番目の加算平均演算部を選択するように前記複数入力1出力の第2の切換え手段を制御することを特徴とする請求項4に記載のOFDM復調装置。

【請求項6】前記複数の加算平均演算手段として第3番目以降の加算平均演算手段を備えるとき、

前記符号検出手段は、($M_3 + 1$) T_S 以上の時刻において第3番目の加算平均演算部を選択するように上記1入力複数出力の第1の切換え手段を制御し、

前記第3番目以降の加算平均演算手段の保持手段は、 $M_3 T_S$ 以下の時刻において出力0を出力し、 $M_3 T_S$ 以上の時刻において保持動作を行わず、

前記符号カウント手段は、($M_3 + 1$) T_S 以上の時刻において第3番目以降の加算平均演算部を選択するように前記複数入力1出力の第2の切換え手段を制御することを特徴とする請求項5のOFDM復調装置。

【請求項7】1シンボル期間の構成が、有効シンボル期間の信号の後部をガード期間として、シンボル毎に有効シンボル期間に対して巡回的に前置した構成である直交周波数分割多重変調信号なるOFDM信号を入力し、このOFDM信号の有効シンボル期間の変調伝送データを復調するOFDM復調装置であって、

局部発振信号を発生する局部発振手段を備え、この手段で発生される局部発振信号により前記OFDM信号を直交検波して複素データとして出力し、当該複素データが表す周波数を周波数誤差補正信号に基づいて補正する周波数補正手段を備える直交検波手段と、

この直交検波手段で得られた複素データを前記OFDM信号の有効シンボル期間遅延させる遅延手段と、

前記直交検波手段で得られた複素データと前記遅延手段で得られた複素遅延データとの相関データを得る相関演算手段と、

この相関演算手段で得られた演算結果について互いに異なるゲインで加算平均演算を行う複数の第1加算平均演算手段群と、

前記複数の第1加算平均演算手段群の演算結果又は前記相関演算手段の演算結果から得られたデータの位相回転

角を求める位相回転角演算手段と、

この位相回転角演算手段で得られた位相回転角について互いに異なるゲインで加算平均演算を行う複数の第2加算平均演算手段群と、

前記複数の第1加算平均演算手段群又は前記位相回転角演算手段のいずれか1つを順に選択して出力する1入力複数出力の第1の切換え手段と、

前記複数の第1加算平均演算手段群の演算結果又は前記相関演算手段の演算結果のいずれか1つを順に選択して前記位相回転角演算手段に出力する複数入力1出力の第2の切換え手段と、

前記複数の第2加算平均演算手段群又は前記局部発振手段のいずれか1つを順に選択して出力する1入力複数出力の第3の切換え手段と、

前記複数の第2加算平均演算手段群の演算結果又は前記位相回転角演算手段の演算結果のいずれか1つを順に選択して、前記周波数誤差補正信号として前記周波数補正手段に出力する複数入力1出力の第4の切換え手段とを具備することを特徴とするOFDM復調装置。

【請求項8】前記複数の第1、第2加算平均演算手段群は、それぞれ演算結果を保持して出力する保持手段を備え、

前記第1の切換え手段は、OFDM信号の1シンボル期間を T_S とし、 M_4 を正の数とするとき、0以上 $M_4 T_S$ 以下の時刻において前記複数の第1加算平均演算手段群の第1番目の加算平均演算部を選択し、($M_4 + 1$) T_S 以上の時刻において前記位相回転角演算手段を選択して前記相関演算手段の出力を入力するように切り、

前記複数の第1加算平均演算手段群の第1番目の加算平均演算部の保持手段は、($M_4 - 1$) T_S 以下の時刻において0を出力し、 $M_4 T_S$ 以上の時刻において保持動作を行い、

前記第2の切換え手段は、0以上 $M_4 T_S$ 以下の時刻において前記複数の第1加算平均演算手段群の第1番目の加算平均演算部を選択し、($M_4 + 1$) T_S 以上の時刻において前記相関演算手段を選択して、前記加算平均演算部又は前記相関演算手段の出力を前記位相回転角演算手段に出力するように切り、

前記第3の切換え手段は、0以上 $M_4 T_S$ 以下の時刻において前記複数の第2加算平均演算手段群の第1番目の加算平均演算部を選択し、($M_4 + 1$) T_S 以上の時刻において前記周波数補正手段を選択して、前記位相回転角演算手段の出力を入力するように切り、

前記複数の第2加算平均演算手段群の第1番目の加算平均演算部の保持手段は保持動作を行わず、

前記第4の切換え手段は、0以上 $M_4 T_S$ 以下の時刻において前記複数の第2加算平均演算手段群の第1番目の加算平均演算部を選択し、($M_4 + 1$) T_S 以上の時刻において前記位相回転角演算手段を選択して、前記加算

平均演算部又は前記位相回転角演算手段の出力を前記周波数誤差補正信号として前記周波数補正手段に出力するように切替わることを特徴とする請求項7に記載のOFDM復調装置。

【請求項9】前記複数の第1、第2加算平均演算手段群は、それぞれ演算結果を保持して出力する保持手段を備え、

前記第1の切換え手段は、OFDM信号の1シンボル期間を T_S とし、 M_5 、 M_6 ($M_5 < M_6$) を正の数とするとき、0以上 $M_5 T_S$ 未満の時刻において前記位相回転角演算手段を選択し、 $M_5 T_S$ 以上の時刻において前記複数の第1加算平均演算手段群の第1番目の加算平均演算部を選択し、 $(M_6 + 1) T_S$ 以上の時刻において前記位相回転角演算手段を選択して前記関連演算手段の出力を入力するように切替わり、

前記複数の第1加算平均演算手段群の第1番目の加算平均演算部の保持手段は、 $M_6 T_S$ 以上の時刻において保持動作を行い、

前記第2の切換え手段は、0以上 $M_6 T_S$ 未満の時刻において前記関連演算手段を選択し、 $M_6 T_S$ の時刻において前記複数の第1加算平均演算手段群の第1番目の加算平均演算部を選択し、 $(M_6 + 1) T_S$ 以上の時刻において前記関連演算手段を選択して、前記加算平均演算部又は前記関連演算手段の出力を前記位相回転角演算手段に出力するように切替わり、

前記第3の切換え手段は、0以上 $M_6 T_S$ 未満の時刻において前記複数の第2加算平均演算手段群の第1番目の加算平均演算部を選択し、 $M_6 T_S$ の時刻において前記周波数補正手段を選択し、 $(M_6 + 1) T_S$ 以上の時刻において前記複数の第2加算平均演算手段群の第2番目の加算平均演算部を選択して、前記位相回転角演算手段の出力を入力するように切替わり、

前記複数の第2加算平均演算手段群の第1番目の加算平均演算部の保持手段は、 $(M_5 - 1) T_S$ 以上の時刻において保持動作を行い、

前記複数の第2加算平均演算手段群の第2番目の加算平均演算部の保持手段は保持動作を行わず、

前記第4の切換え手段は、0以上 $M_6 T_S$ 未満の時刻において前記複数の第2加算平均演算手段群の第1番目の加算平均演算部を選択し、 $M_6 T_S$ の時刻において前記位相回転角演算手段を選択し、 $(M_6 + 1) T_S$ 以上の時刻において前記複数の第2加算平均演算手段群の第2番目の加算平均演算部を選択して、前記加算平均演算部又は前記位相回転角演算手段の出力を前記周波数誤差補正信号として前記周波数補正手段に出力するように切替わることを特徴とする請求項7に記載のOFDM復調装置。

【請求項10】前記局部発振手段は、前記局部発振信号の周波数が可変であり、

前記周波数補正手段は、前記周波数誤差補正信号によ

て前記局部発振手段の局部発振周波数が制御されるようにしたことを特徴とする請求項1、4、7に記載のOFDM復調装置。

【請求項11】前記前記周波数補正手段は、前記周波数誤差補正信号に応じて周波数値が変化する数値制御発振器と、

この発振器で発生される周波数値を前記複素データに乗算する乗算器とを備えることを特徴とする請求項1、

4、7に記載のOFDM復調装置。

【請求項12】1シンボル期間の構成が、有効シンボル期間の信号の後部をガード期間として、シンボル毎に有効シンボル期間に対して巡回的に前置した構成である直交周波数分割多重変調信号なるOFDM信号を入力し、このOFDM信号の有効シンボル期間の変調伝送データを復調するOFDM復調装置であって、

少なくとも前記OFDM信号を直交検波し、複素データとして出力する直交検波手段と、

この直交検波手段で得られた複素データを前記OFDM信号の有効シンボル期間遅延させる遅延手段と、

前記直交検波手段で得られた複素データと前記遅延手段で得られた複素遅延データとの相関データを得る相関演算手段と、

前記相関演算手段で得られた相関データの位相回転角を求める位相回転角演算手段と、

この手段で得られた位相回転角に基づいて前記複素データが表す周波数を補正することで周波数同期を確立する周波数同期手段と、

前記位相回転角演算手段で得られた信号を被比較信号とし、基準信号と比較を行うことで周波数同期はずれを検出する周波数同期はずれ検出手段とを具備することを特徴とするOFDM復調装置。

【請求項13】さらに、前記周波数誤差補正信号を被比較信号とし、基準信号と比較を行うことで周波数同期はずれを検出する周波数同期はずれ検出手段を備えることを特徴とする請求項1、4、7いずれかに記載のOFDM復調装置。

【請求項14】さらに、前記位相回転角演算手段で得られた信号を被比較信号とし、基準信号と比較を行うことで周波数同期はずれを検出する周波数同期はずれ検出手段を備えることを特徴とする請求項1、4、7いずれかに記載のOFDM復調装置。

【請求項15】前記位相回転角演算手段への入力データである相関データは複素データであり、この複素データの虚数データを前記被比較信号としたことを特徴とする請求項1、4、7いずれかに記載のOFDM復調装置。

【請求項16】前記相関演算手段は、乗算器と有限長インパルス応答フィルタにより構成され、この有限長インパルス応答フィルタは、タップ数が1より大きくガード期間のキャリア数よりも小さいことを特徴とする請求項

1、4、7いずれかに記載のOFDM復調装置。

【請求項17】前記有限長インパルス応答フィルタは、タップ内の各重みが互いに等しいことを特徴とする請求項16に記載のOFDM復調装置。

【請求項18】前記相関演算手段は、乗算器と有限長インパルス応答フィルタにより構成され、この有限長インパルス応答フィルタは、タップ内の両側の重みを小さくして窓関数が矩形窓以外となるようにしたことを特徴とする請求項1、4、7いずれかに記載のOFDM復調装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、OFDM復調装置に関し、特に周波数同期化技術に関する。

【0002】

【従来の技術】近年、地上テレビジョン放送システムのデジタル化の研究が盛んであるが、特に直交周波数分割多重（以下、OFDM（Orthogonal Frequency Division Multiplex）という）変調方式が有力な伝送方式として注目されている。このOFDM方式は、広帯域信号を互いに直交する多数の搬送波（以下、サブキャリアという）で伝送することにより、マルチパス伝搬路における耐遅延干渉特性を改善できる等の特長がある。以下にOFDM方式の概要について説明する。

【0003】図20は、送信側に用いられるOFDM変調装置の構成を示すブロック回路図である。このOFDM変調装置には、例えば、多値（16QAM、64QAMなど）変調された信号である送信データが供給される。この送信データはシリアル／パラレル変換部11に供給されて低速な複数の伝送サブシンボルから成るパラレルデータに変換される。1パラレルデータの伝送サブシンボル数はサブキャリア数に等しい。このパラレルデータはIFFT（逆高速フーリエ変換）部12に供給される。

【0004】このIFFT部12は、図示しない伝送シンボルタイミング同期信号発生部で生成される伝送シンボルタイミング同期（以下、伝送シンボル同期という）信号に従って、有効シンボル単位で入力パラレルデータの各伝送サブシンボルをそれぞれ隣接間で相互に直交するサブキャリアに割り当ててIFFT演算を施すことで、周波数領域の伝送データを時間領域の伝送データに変換する。これによって有効シンボル期間のOFDM変調信号が得られる。ここで、サブキャリアの数は使用するIFFT部12のポイント数によって設定される。IFFT部12によってOFDM変調された伝送データはガード期間付加部13に供給される。

【0005】このガード期間付加部13は、上記伝送シンボル同期信号に従ってIFFT部12から供給された伝送データの有効シンボル期間の後部をガード期間として、伝送シンボル毎に有効シンボル期間に対して巡回的に前置きし、ベースバンドOFDM信号を生成する。こ

のガード期間付加部13で得られたベースバンドOFDM信号のフォーマットを図21に示す。ガード期間を付加されたベースバンドOFDM信号は直交変調部14に供給される。

【0006】この直交変調部14は、上記ガード期間付加部13で得られたベースバンドOFDM信号に局部発振器15で得られる発振周波数を中心周波数として直交変調を施し、中間周波数帯域（以下、IF帯という）または無線周波数帯域（以下、RF帯という）に周波数変換し、OFDM送信信号として図示しない伝送路に出力する。

【0007】図22は、受信側に用いられるOFDM復調装置の構成を示すブロック回路図である。このOFDM復調装置には、伝送路を通じて図20に示した送信側のOFDM変調装置によって生成されたOFDM送信信号の受信信号が入力されるものとする。

【0008】図22において、直交復調部16は上記OFDM受信信号を入力し、局部発振器17で得られる発振周波数によって直交復調することで、IF帯またはRF帯のOFDM受信信号からベースバンドOFDM信号に周波数変換する。このOFDM信号はガード期間除去部18に供給される。

【0009】このガード期間除去部18は、図示しない伝送シンボルタイミング同期信号発生部で生成される伝送シンボル同期信号に従って、直交復調部16でベースバンドに変換されたOFDM信号からガード期間を除去し、有効シンボル期間の信号のみを抽出する。この有効シンボル期間の信号はFFT（高速フーリエ変換）部19に供給される。

【0010】このFFT部19は、上記伝送シンボル同期信号に従って、有効シンボル期間の信号にFFT演算を施して時間領域の伝送データを周波数領域の伝送データに変換することで、複数の復調伝送サブシンボルを得る。FFT部19からの復調出力はパラレル／シリアル変換部20によってシリアルデータに変換されて受信データとして出力される。

【0011】ここで、上記構成による受信側のOFDM復調装置では、局部発振器で得られる発振周波数が送信側のOFDM変調装置の局部発振器で得られる発振周波数とずれていると、サブキャリア間の直交性が崩れ、これによってキャリア間干渉（ICI）が発生し、FFT部で得られる復調伝送サブシンボルの劣化が生じるという問題がある。

【0012】そこで、従来では、受信側の局部発振器の周波数同期を行うために、図23に示すように、送信側でOFDM信号に電力を抑圧したヌルシンボルや、特定の既知の信号から成る基準シンボルを定期的に付加して伝送する方法が考えられている。

【0013】ところが、このような伝送方法では、局部発振器の周波数同期精度が向上するが、ヌルシンボルや

基準シンボルを頻りに伝送することによって伝送効率が低下してしまう。一方、伝送効率を低下させないためにヌルシンボルや基準シンボルを伝送する頻度を抑えてしまうと、局部発振器17の周波数同期精度が劣化してしまうという問題がある。

【0014】この問題を解決するために、ヌルシンボルや基準シンボルを用いずに受信側の局部発振器の周波数同期を行う方法が特開平7-143097号公報に開示されている。以下、上記公報に開示されている従来のOFDM復調装置について、図24に示すブロック回路図を参照しながら説明する。

【0015】このOFDM復調装置のOFDM信号復調部は、図22に示したOFDM信号復調部と同様の構成であり、ガード期間除去部22、FFT部23及びパラレル/シリアル変換部24によって構成されている。

【0016】図24において、直交検波部21は送信側からのOFDM送信信号を入力し、後で説明する周波数誤差検出部25からの誤差信号によって、直交検波部21に内蔵されている図示しない局部発振器の周波数同期を取って直交復調することで、IF帯またはRF帯のOFDM受信信号からベースバンドOFDM信号に周波数変換する。このOFDM信号はガード期間除去部22に供給される。

【0017】このガード期間除去部22は、図示しない伝送シンボルタイミング同期信号発生部で生成される伝送シンボル同期信号に従って、直交検波部21でベースバンドに変換されたOFDM信号からガード期間を除去し、有効シンボル期間の信号のみを抽出する。この有効シンボル期間の信号はFFT（高速フーリエ変換）部23に供給される。

【0018】このFFT部23は、上記伝送シンボル同期信号に従って、有効シンボル期間の信号にFFT演算を施して時間領域の伝送データを周波数領域の伝送データに変換することで、複数の復調伝送サブシンボルを得る。FFT部23からの復調出力はパラレル/シリアル変換部24によってシリアルデータに変換されて受信データとして出力される。

【0019】図25に周波数誤差検出部25の内部構成を示して、その動作について説明する。図25において、周波数誤差検出部25には、上記直交検波部21により有効シンボル期間とこの有効シンボル期間の後部に一致した波形であるガード期間とを有するOFDM受信信号の直交変調波を直交復調して得られたベースバンドOFDM信号が供給される。

【0020】このベースバンドOFDM信号は、ベースバンドOFDM信号の同相検波軸（以下、I軸という）信号 S_I と直交検波軸（以下、Q軸という）信号 S_Q から生成される $S_I + j S_Q$ （ j は虚数を表す）という複素データで表せる。この複素データ $S_I + j S_Q$ は、有効シンボル期間遅延部251に供給される。

【0021】有効シンボル期間遅延部251は、上記複素データを有効シンボル期間だけ遅延した複素データ $S_{ID+j S_{QD}}$ を生成し、さらに、複素共役データ $S_{ID-j S_{QD}}$ に変換する。この複素共役データ $S_{ID-j S_{QD}}$ は複素乗算器252の一方の入力端に供給される。また、上記複素データ $S_I + j S_Q$ は複素データ $S_I + j 0$ に変換されて、複素乗算器252の他方の入力端に供給される。

【0022】この複素乗算器252は、両複素データについて複素乗算演算を施して、 $(S_I + j 0)(S_{ID-j S_{QD}}) = S_I S_{ID-j S_I S_{QD}}$ なる演算結果を得る。この複素乗算演算結果は加算平均演算部253に供給される。

【0023】この加算平均演算部253は、ガード期間の加算平均演算を施し、結果として上記複素データ $S_I + j 0$ と上記有効シンボル期間だけ遅延した複素データ $S_{ID+j S_{QD}}$ との相関演算結果 $S_{II-j S_{IQ}}$ を出力する。

【0024】アークタンジェント(\tan^{-1})演算部254は、加算平均演算部253から供給された相関演算結果の位相回転角の演算を施す。ここで、 $[(\text{送信側の局部発振器の発振周波数}) - (\text{受信側の局部発振器の発振周波数})] / (\text{OFDM送信信号のサブキャリア間隔})$ をキャリア周波数誤差 Δf とすると、シンボルタイミングにおける上記アークタンジェントの演算結果は、キャリア周波数誤差 Δf の関数となる。このアークタンジェントの演算結果を用いることで $-0.5 < \Delta f < 0.5$ の範囲においてキャリア周波数誤差 $\Delta f = 0$ となるように制御ができる。

【0025】このアークタンジェントの演算結果の出力は保持部255に供給され、図示しないシンボルタイミング同期信号発生部で生成される信号（以下、シンボル同期信号という）によりシンボルタイミングで保持され、シンボルタイミングで動作するループフィルタ256に供給される。このループフィルタ256によりノイズ成分を除去することで、受信側の局部発振器に対する発振周波数の制御信号が得られる。

【0026】以上述べたように、上記構成によるOFDM復調装置では、周波数誤差検出部25により、ヌルシンボルや基準シンボルを用いずに受信側の直交検波部25における局部発振器の周波数同期を高精度に行うことが可能となる。

【0027】しかしながら、上記構成によるOFDM復調装置では、周波数同期の同期引込み完了時間がOFDM信号のシンボルに換算して数100~1000シンボル程度の時間を要する。この時間は、例えば、FFTポイント数8192、有効キャリア数5664、有効シンボル長1ms、ガード期間長250 μ sのシステムにおいて、約0.13~1.3秒の時間に相当し、周波数同期の同期引込み完了時間が非常に長いという問題があ

る。

【0028】この問題を解決するために、上記周波数同期の同期引込み完了時間の高速化を図る方法が電子通信学会技術研究報告書RCS(1996-1)の「マルチキャリア変調信号の最尤シンボルタイミング・周波数オフセット推定方式」に記載されている。以下、上記報告書に記載されている従来のOFDM復調装置について、図26に示すブロック回路図を参照しながら説明する。

【0029】このOFDM復調装置のOFDM信号復調部は、図22に示したOFDM信号復調部と同様の構成であり、ガード期間除去部53、FFT部54及びパラレル/シリアル変換部55によって構成されている。

【0030】図26において、直交検波部51は送信側からのOFDM送信信号を入力し直交復調することで、IF帯またはRF帯のOFDM受信信号からベースバンドOFDM信号に周波数変換する。このOFDM信号は複素乗算器52及び後で説明する周波数誤差検出部56に供給される。

【0031】複素乗算器52は、後で説明する周波数誤差検出部56からの誤差信号によって周波数が制御される発振器57からの信号により、上記OFDM信号の周波数誤差を補正する。この周波数誤差が補正されたOFDM信号は、ガード期間除去部53に供給される。

【0032】このガード期間除去部53は、図示しない伝送シンボルタイミング同期信号発生部で生成される伝送シンボル同期信号に従って、複素乗算器52で周波数誤差が補正されたOFDM信号からガード期間を除去し、有効シンボル期間の信号のみを抽出する。この有効シンボル期間の信号はFFT(高速フーリエ変換)部54に供給される。

【0033】このFFT部54は、上記伝送シンボル同期信号に従って、有効シンボル期間の信号にFFT演算を施して時間領域の伝送データを周波数領域の伝送データに変換することで、複数の復調伝送サブシンボルを得る。FFT部54からの復調出力はパラレル/シリアル変換部55によってシリアルデータに変換されて受信データとして出力される。

【0034】図27に周波数誤差検出部56の内部構成を示して、その動作について説明する。図27において、周波数誤差検出部56には、上記直交検波部51によりOFDM受信信号の直交変調波を直交復調して得られたベースバンドOFDM信号が供給される。

【0035】このベースバンドOFDM信号は、ベースバンドOFDM信号のI軸信号 S_I とQ軸信号 S_Q から生成される $S_I + j S_Q$ (j は虚数を表す)という複素データで表せる。この複素データ $S_I + j S_Q$ は、有効シンボル期間遅延部561に供給される。

【0036】有効シンボル期間遅延部561は、上記複素データを有効シンボル期間だけ遅延した複素データ $S_{ID} + j S_{QD}$ を生成し、さらに、複素共役データ $S_{ID} - j$

S_{QD} に変換する。この複素共役データ $S_{ID} - j S_{QD}$ は複素乗算器562の一方の入力端に供給される。また、上記複素データ $S_I + j S_Q$ は複素乗算器562の他方の入力端に供給される。

【0037】この複素乗算器562は、両複素データについて複素乗算演算を施して、

$$(S_I + j S_Q)(S_{ID} - j S_{QD}) = S_I S_{ID} + S_Q S_{QD} - j (S_I S_{QD} - S_Q S_{ID})$$

なる演算結果を得る。この複素乗算演算結果は加算平均演算部563に供給される。

【0038】この加算平均演算部563は、ガード期間の加算平均演算を施し、結果として上記複素データ $S_I + j S_Q$ と上記有効シンボル期間だけ遅延した複素データ $S_{ID} + j S_{QD}$ との相関演算結果 $S_{II} + S_{QQ} - j (S_{IQ} - S_{QI})$ を出力する。

【0039】アークタンジェント(\tan^{-1})演算部564は、加算平均演算部253から供給された相関演算結果の位相回転角の演算を施す。ここで、[(送信側の局部発振器の発振周波数) - (受信側の局部発振器の発振周波数)] / (OFDM送信信号のサブキャリア間隔) をキャリア周波数誤差 Δf とすると、シンボルタイミングにおける上記アークタンジェントの演算結果は、キャリア周波数誤差 Δf の関数となる。このアークタンジェントの演算結果を用いることで $-0.5 < \Delta f < 0.5$ の範囲においてキャリア周波数誤差 $\Delta f = 0$ となるように制御ができる。

【0040】このアークタンジェントの演算結果の出力は保持部565に供給される。保持部565において、シンボル同期信号によりアークタンジェント演算部564の演算結果の出力がシンボルタイミングで保持された結果はシンボル加算平均演算部567に供給される。このシンボル加算平均演算部567は、加算平均演算部5671及び保持部5672により構成される。

【0041】加算平均演算部5671は、シンボルタイミングで動作し、保持部565からの結果に加算平均演算を施す。この演算結果は保持部5672に供給される。この保持部5672は、図示しない制御信号発生部により供給される制御信号により制御され、加算平均演算部5671で得られた複数シンボル分の加算平均演算結果を保持するもので、その保持された結果は発振器57に対して発振周波数の制御信号として出力される。上記構成によるOFDM復調装置の周波数誤差検出部56によれば、周波数同期の同期引込み完了時間の高速化を図ることが可能となる。

【0042】

【発明が解決しようとする課題】しかしながら、上記構成によるOFDM復調装置は、開ループ系制御を行っているため周波数同期の同期引込み完了時間の高速化は図れるが、アークタンジェント演算部564の性質より、キャリア周波数誤差 $|\Delta f| = 0.5$ 付近では、低C/

10

20

30

40

50

N時に周波数同期精度の劣化が生じ、その結果、OFDM復調信号の劣化が生じるという問題がある。

【0043】例えば、FFTポイント数1024、有効シンボル長 $171\mu s$ 、ガード期間長 $11\mu s$ のシステムにおいて、初期キャリア周波数誤差 $\Delta f_0 = 0.49$ 、上記シンボル加算平均演算部257の加算平均シンボル回数=5の条件下で、 $C/N = 0dB$ 、 $C/N = 5dB$ 、 $C/N = 10dB$ 時の引込み後のキャリア周波数誤差 Δf はそれぞれ約0.2、約0.18、約0.1である。

【0044】また、この周波数同期精度の劣化を緩和し精度の向上を図るためには、複数(数100~1000)シンボルにわたりシンボル加算平均演算部にて加算平均演算させる必要があり、周波数同期の同期引込み完了時間の高速化を図ることが不可能となる。

【0045】本発明の課題は、上記の問題を解決し、雑音に影響されことなく周波数同期精度を高精度に維持すると同時に、周波数同期の同期引込み完了時間の高速化を図ることのできるOFDM復調装置を提供することにある。

【0046】

【課題を解決するための手段】上記課題を解決するために第1の発明は、1シンボル期間の構成が、有効シンボル期間の信号の後部をガード期間として、シンボル毎に有効シンボル期間に対して巡回的に前置きした構成である直交周波数分割多重変調信号なるOFDM信号を入力し、このOFDM信号の有効シンボル期間の変調伝送データを復調するOFDM復調装置であって、局部発振信号を発生する局部発振手段を備え、この手段で発生される局部発振信号により前記OFDM信号を直交検波して複素データとして出力し、当該複素データが表す周波数を周波数誤差補正信号に基づいて補正する周波数補正手段を備える直交検波手段と、この直交検波手段で得られた複素データを前記OFDM信号の有効シンボル期間遅延させる遅延手段と、前記直交検波手段で得られた複素データと前記遅延手段で得られた複素遅延データとの相関データを得る相関演算手段と、前記相関演算手段で得られた相関データの位相回転角を求める位相回転角演算手段と、この位相回転角演算手段で得られた位相回転角について互いに異なるゲインで加算平均演算を行う複数の加算平均演算手段と、前記複数の加算平均演算手段のいずれか1つを順に選択して前記位相回転角演算手段からの演算結果を出力する1入力複数出力の第1の切換え手段と、前記複数の加算平均演算手段の演算結果のいずれか1つを順に選択して、前記周波数誤差補正信号として前記周波数補正手段に出力する複数入力1出力の第2の切換え手段とを具備するようにした。

【0047】上記課題を解決するために第2の発明は、1シンボル期間の構成が、有効シンボル期間の信号の後部をガード期間として、シンボル毎に有効シンボル期間

に対して巡回的に前置きした構成である直交周波数分割多重変調信号なるOFDM信号を入力し、このOFDM信号の有効シンボル期間の変調伝送データを復調するOFDM復調装置であって、局部発振信号を発生する局部発振手段を備え、この手段で発生される局部発振信号により前記OFDM信号を直交検波して複素データとして出力し、当該複素データが表す周波数を周波数誤差補正信号に基づいて補正する周波数補正手段を備える直交検波手段と、この直交検波手段で得られた複素データを上記OFDM信号の有効シンボル期間遅延させる遅延手段と、前記直交検波手段で得られた複素データと前記遅延手段で得られた複素遅延データとの相関データを得る相関演算手段と、前記相関演算手段で得られた相関データの位相回転角を求める位相回転角演算手段と、この位相回転角演算手段で得られた位相回転角について互いに異なるゲインで加算平均演算を行う複数の加算平均演算手段と、前記位相回転角演算手段で得られた位相回転角の符号を検出する符号検出手段と、この符号検出手段で得られた符号検出結果を基に、前記複数の加算平均演算手段のいずれか1つを順に選択して前記位相回転角演算手段の演算結果を出力する1入力複数出力の第1の切換え手段と、前記符号検出手段で得られた符号検出結果を基に、正、及び負の回数をそれぞれ数え、その結果を基に前記複数の加算平均演算手段の動作を制御する符号カウント手段と、この符号カウント手段で得られた結果を基に、前記複数の加算平均演算手段の演算結果のいずれか1つを順に選択して、前記周波数誤差補正信号として前記周波数補正手段に出力する複数入力1出力の第2の切換え手段とを具備するようにした。

【0048】上記課題を解決するために第3の発明は、1シンボル期間の構成が、有効シンボル期間の信号の後部をガード期間として、シンボル毎に有効シンボル期間に対して巡回的に前置きした構成である直交周波数分割多重変調信号なるOFDM信号を入力し、このOFDM信号の有効シンボル期間の変調伝送データを復調するOFDM復調装置であって、局部発振信号を発生する局部発振手段を備え、この手段で発生される局部発振信号により前記OFDM信号を直交検波して複素データとして出力し、当該複素データが表す周波数を周波数誤差補正信号に基づいて補正する周波数補正手段を備える直交検波手段と、この直交検波手段で得られた複素データを前記OFDM信号の有効シンボル期間遅延させる遅延手段と、前記直交検波手段で得られた複素データと前記遅延手段で得られた複素遅延データとの相関データを得る相関演算手段と、この相関演算手段で得られた演算結果について互いに異なるゲインで加算平均演算を行う複数の第1加算平均演算手段群と、前記複数の第1加算平均演算手段群の演算結果又は前記相関演算手段の演算結果から得られたデータの位相回転角を求める位相回転角演算手段と、この位相回転角演算手段で得られた位相回転角

について互いに異なるゲインで加算平均演算を行う複数の第2加算平均演算手段群と、前記複数の第1加算平均演算手段群又は前記位相回転角演算手段のいずれか1つを順に選択して出力する1入力複数出力の第1の切換え手段と、前記複数の第1加算平均演算手段群の演算結果又は前記相関演算手段の演算結果のいずれか1つを順に選択して前記位相回転角演算手段に出力する複数入力1出力の第2の切換え手段と、前記複数の第2加算平均演算手段群又は前記局部発振手段のいずれか1つを順に選択して出力する1入力複数出力の第3の切換え手段と、前記複数の第2加算平均演算手段群の演算結果又は前記位相回転角演算手段の演算結果のいずれか1つを順に選択して、前記周波数誤差補正信号として前記周波数補正手段に出力する複数入力1出力の第4の切換え手段とを具備するようにした。

【0049】上記課題を解決するために第4の発明は、1シンボル期間の構成が、有効シンボル期間の信号の後部をガード期間として、シンボル毎に有効シンボル期間に対して巡回的に前置した構成である直交周波数分割多重変調信号なるOFDM信号を入力し、このOFDM信号の有効シンボル期間の変調伝送データを復調するOFDM復調装置であって、少なくとも前記OFDM信号を直交検波し、複素データとして出力する直交検波手段と、この直交検波手段で得られた複素データを前記OFDM信号の有効シンボル期間遅延させる遅延手段と、前記直交検波手段で得られた複素データと前記遅延手段で得られた複素遅延データとの相関データを得る相関演算手段と、前記相関演算手段で得られた相関データの位相回転角を求める位相回転角演算手段と、この手段で得られた位相回転角に基づいて前記複素データが表す周波数を補正することで周波数同期を確立する周波数同期手段と、前記位相回転角演算手段で得られた信号を被比較信号とし、基準信号と比較を行うことで周波数同期はずれを検出する周波数同期はずれ検出手段とを具備するようにした。

【0050】

【発明の実施の形態】以下、図1乃至図19を用いて本発明の実施の形態を詳細に説明する。

（第1の実施の形態）図1は、本発明に係る第1の実施の形態におけるOFDM復調装置の構成を示すブロック図である。

【0051】図1において、直交検波部26は、図示しない伝送路を通過してくるOFDM受信信号を入力し、後で説明する周波数誤差補正信号によって、直交検波部26に内蔵されている図示しない局部発振器の周波数同期をとり直交復調することで、IF帯またはRF帯のOFDM受信信号からベースバンドOFDM信号に周波数変換する。このとき、ベースバンドOFDM信号として、同相検波（以下、I軸という）信号と直交検波（以下、Q軸という）信号とから複素データを生成する。こ

の複素データによるベースバンドOFDM信号は有効シンボル期間遅延部27に供給される。

【0052】この有効シンボル期間遅延部27は、上記複素データを有効シンボル期間だけ遅延させ、この複素遅延データの複素共役をとって複素共役データを生成する。この複素共役データは複素乗算器28の一方の入力端に供給される。また、上記直交検波部26から出力される複素データは、複素乗算器28の他方の入力端に供給される。

10 【0053】この複素乗算器28は、上記複素データと複素共役データとの複素乗算演算を施すもので、その演算結果は加算平均演算部29に供給される。この加算平均演算部29は、ガード期間の加算平均演算を施し、結果として、上記複素データと有効シンボル期間遅延された複素遅延データとの相関演算を施す。この演算結果はアークタンジェント (\tan^{-1}) 演算部30に供給される。

20 【0054】アークタンジェント演算部30は、上記相関演算結果の（虚数部）／（実数部）のアークタンジェント演算を施すもので、その結果は保持部31に供給される。この保持部31は、図示しないシンボルタイミング同期信号発生部で生成されるシンボル同期信号により、シンボルタイミングで入力データを保持するもので、その保持結果は切換えスイッチ32に供給される。

30 【0055】切換えスイッチ32は、1入力3出力の構成であり、切換えスイッチ制御部CONTで生成される制御信号S1に基づいて、入力信号を3出力端子32a、32b、32cのうちの1つを選択して出力する動作を行う。上記制御信号S1に基づいて出力端子32a、32b、32cのいずれかから出力される信号は、それぞれ加算平均演算部33、34、35に供給される。

【0056】ここで、加算平均演算部33、34は広範囲周波数同期引き込み用、加算平均演算部35はトラッキング（狭範囲周波数同期引き込み）用である。ここでいう狭範囲とは、キャリア周波数誤差 $|\Delta f|$ が0.01未満をいう。

40 【0057】加算平均演算部33、34、35における加算平均演算結果は、それぞれ切換えスイッチ36の入力端子36a、36b、36cに供給される。この切換えスイッチ36は、3入力1出力の構成であり、切換えスイッチ制御部CONTで生成される制御信号S2に基づいて、3入力端子36a、36b、36cの各入力信号のうちの1つを選択して出力する動作を行う。この切換えスイッチ36の出力は、直交検波部26に供給され、直交検波部26に内蔵されている図示しない局部発振器の発振周波数の制御を行う周波数誤差補正信号となる。

50 【0058】上記直交検波部26は、例えば、図2に示すような構成である。図2において、直交検波部26に

入力されたOFDM受信信号は、BPF（帯域通過フィルタ）261によって通過帯域以外の雑音を除去され、乗算器262、263に供給される。

【0059】一方、局部発振器264は、上記周波数誤差補正信号によって局部発振周波数が制御される発振器で構成される。局部発振器264の出力信号は、乗算器262と移相器265に供給される。この移相器265は、局部発振器264の出力信号を90度移相するもので、その出力は乗算器262に供給される。

【0060】乗算器263は、BPF261からの出力信号と局部発振器264からの出力信号との乗算演算を行うもので、その出力は、LPF（低域通過フィルタ）267に供給され、高調波成分が除去される。これにより、LPF267から局部発振器264の出力信号に対して同相成分の検波（I軸）信号が得られる。

【0061】一方、乗算器262はBPF261からの出力信号と移相器265で90度移相された局部発振器264の出力信号との乗算演算を行うもので、その出力はLPF266に供給され、高調波成分が除去される。これにより、LPF266から局部発振器264の出力信号に対して直交成分の検波（Q軸）信号が得られる。

【0062】このようにして得られたI軸信号とQ軸信号はそれぞれA/D変換部268、269で図示しないサンプリングクロック発生部から供給されるサンプリングクロック毎に量子化され、複素データに変換されて、直交検波部26から出力される。

【0063】尚、直交検波部26に図2に示す構成を用いる場合、周波数誤差補正信号は一度D/A変換して、局部発振器264の周波数誤差補正信号として供給する必要がある。

【0064】また、上記直交検波部26は、例えば、図3に示すような構成でも実現できる。尚、図3において、図2と同一部分には同一符号を付して示し、ここでは重複する説明を省略する。

【0065】すなわち、図3の構成では、局部発振器264の発振周波数を固定とし、代わってA/D変換部268、269の出力 S_Q 、 S_I を加算して得られた複素データ $S_I + S_Q$ を乗算器2610に入力し、NCO（数値制御発振器）2611で発生される周波数データ*

$$s(t) = \sum_k D_k \cdot \exp(j 2 \pi f_k t) \quad (-t_s \leq t \leq t_s) \quad \dots(1)$$

ここで、 $D_k (=X_k + j Y_k)$ は、サブキャリア f_k の複素伝送シンボルである。説明の簡単化のために、上記 $s(t)$ を次式のように書き換えることが可能である。※

$$s(t) = x(t) + j y(t) \quad (-t_s \leq t \leq t_s) \quad \dots(2)$$

ここで、送受信機間にキャリア周波数誤差が生じたときを考える。キャリア周波数誤差 Δf を〔（送信側の局部発振器の発振周波数） - （受信側の局部発振器の発振周

*と乗算演算する。そして、周波数誤差補正信号によりNCO2611の周波数値を制御することで、複素データが表す周波数を補正する。この構成によっても図2と同様の処理を実現できる。

【0066】上記加算平均演算器29は、例えば、図4に示すような構成である。図4において、上記乗算器28から出力された信号は、ゲインアンプ291に供給される。このゲインアンプ291は入力信号を α 倍するもので、その出力はFIR（有限長インパルス応答）フィルタ部292に供給される。

【0067】このFIRフィルタ部292は、ガード期間の積分を行い出力する。このFIRフィルタ部292の窓関数を図5に示す。図5において、縦軸は窓関数 $w(n)$ を、横軸はサンプル数 n を表す。ガード期間のキャリア数を N_g とすると、このFIRフィルタは、タップ数が N_g で、各タップの重みが全て等しい構成である。

【0068】上記加算平均演算器33、34、35は、例えば、図6に示すような構成である。図6において、上記切換スイッチ32から出力された信号は、ゲインアンプ331に供給される。このゲインアンプ331は入力信号を β 倍するもので、その出力は加算器332及び保持部333から成る積分器に供給される。

【0069】保持部333は、上記シンボル同期信号により保持される。その結果、加算器332及び保持部333により構成される積分器は、シンボル同期周期で積分動作を行うことになる。その結果は保持部334に供給される。この保持部334は、図示しない制御信号発生部から供給される保持信号に基づいて保持動作を行う。

【0070】次に、本第1の実施の形態の具体的な動作例を説明する。尚、説明を簡単にするため、上記シンボル同期信号のタイミング周期は送信側のタイミング周期に一致しているものとする。また、熱雑音等の雑音も無いものとする。まず、有効シンボル期間 T_s とこの有効シンボル期間の後部に一致した信号をガード期間 T_g として、有効シンボルに前置きをした構成であるベースバンドOFDM受信信号 $s(t)$ は、次式のように書ける。

【0071】

【数1】

※【0072】

【数2】

波数〕 / （OFDM送信信号のサブキャリア間隔）と定義すると、送受信機間に Δf が存在するとき、上記式（2）は次式のように表すことができる。

【0073】

* * 【数3】

$$\begin{aligned} s(t) &= (x(t) + jy(t)) \cdot \exp(j2\pi\Delta f t) \\ &= S_I + jS_Q \quad (-t_s \leq t \leq t_s) \quad \dots(3) \end{aligned}$$

式(3)は、上記直交検波部26により直交復調された複素データを表す。この複素データを有効シンボル期間だけ遅延させ、さらに複素共役をとった、有効シンボル期間遅延部27の出力である有効シンボル期間遅延複素※

※共役データ $s^*(T+T_s)$ は次式のように表される。

【0074】

【数4】

$$\begin{aligned} s^*(t+t_s) &= [(x(t+t_s) + jy(t+t_s)) \cdot \exp(j2\pi\Delta f (t+t_s))]^* \\ &= S_{ID} - jS_{QD} \quad (-t_s \leq t \leq t_s) \quad \dots(4) \end{aligned}$$

複素データ $s(T)$ と有効シンボル期間遅延複素共役データ $s^*(T+T_s)$ は、複素乗算器28により複素乗算演算を施され、 $-T_g \leq T \leq 0$ のときの乗算結果 $M(T)$ は次式 ★

★のように表される。

【0075】

【数5】

$$\begin{aligned} m(t) &= s(t) \cdot s^*(t+t_s) \quad (-t_s \leq t \leq 0) \\ &= S_I \cdot S_{ID} + S_Q \cdot S_{QD} - j(S_I \cdot S_{QD} - S_Q \cdot S_{ID}) \\ &= [\{x(t)\}^2 + \{y(t)\}^2] \cdot \exp(j2\pi\Delta f t_s) \quad \dots(5) \end{aligned}$$

上記乗算結果 $M(T)$ は、加算平均演算部29により $-T_g \leq T \leq 0$ 期間の加算平均演算が行われ、結果として、複素データ $s(T)$ と有効シンボル期間遅延複素データ $s(T+T_s)$ の相関演算が行われる。

☆ I, Q 軸成分 X_k, Y_k は互いに独立であるので、中心極限定理により $x(T)$ 及び $y(T)$ はガウス分布に従う。よって、相関結果 $c(T)$ は次式のように表される。

【0077】

【数6】

【0076】 OFDM信号の複素伝送シンボル D_k の ☆

$$c(t) = 2 \cdot \exp(j2\pi\Delta f t_s) \quad (-t_s \leq t \leq 0)$$

…(6)

式(6)から理解できるように、相関結果 $c(T)$ はキャリア周波数誤差 Δf の関数であることが分かる。そこで、アークタンジェント演算部30により相関結果 $c(T)$ の位相回転を求める(アークタンジェントの演算を行う)ことにより、キャリア周波数誤差 Δf を求めることが可能となる。

【0078】 上記アークタンジェント演算部30により得られた結果は、雑音耐性を良好にするために、シンボル同期信号によるシンボルタイミングで保持部31にて保持される。保持部31からの保持出力は、制御信号 S_1 に基づいて切替わる切換えスイッチ32によって、加算平均演算部33、34、35のいずれかに選択的に供給される。

【0079】 制御信号 S_1 は、切換えスイッチ32に信号が供給された時刻を0、OFDM信号の1シンボル期間を $T_S (=T_S + T_g)$ とし、 M_1, M_2 ($M_1 < M_2$) を正の数とすると、 $0 \leq T < (M_1 + 1) T_S$ 、 $(M_1 + 1) T_S \leq T < (M_2 + 1) T_S$ 、 $(M_2 + 1) T_S \leq T$ の時刻にそれぞれ切換えスイッチ32の入力端子を出力端子32a、32b、32cへと順に切換え接続する制御を行う。

30 【0080】 出力端子32a、32b、32cにそれぞれ接続されている加算平均演算部33、34、35のゲインアンプのゲイン値は、加算平均演算部33、34が広範囲周波数同期引込み動作を、加算平均演算部35がトラッキング(狭範囲周波数同期引込み)動作をそれぞれ最適に行えるような値に設定されている。

【0081】 加算平均演算部33、34の保持部を制御する保持信号をそれぞれ保持信号 L_1, L_2 とすると、それぞれ $M_1 T_S \leq T, M_2 T_S \leq T$ の時刻において保持動作を行うように制御する。また、加算平均演算部35の保持部は、保持動作を行わない。

40 【0082】 加算平均演算部33、34、35の演算結果は、それぞれ、制御信号 S_2 に基づいて切替わる切換えスイッチ36によって、上記直交検波部26の局部発振器264または $NC02611$ に周波数誤差補正信号として選択的に供給され、これによって複素データの持つ周波数を制御する。制御信号 S_2 は、 $0 \leq T < M_2 T_S$ 、 $M_2 T_S \leq T < (M_2 + 1) T_S$ 、 $(M_2 + 1) T_S \leq T$ の時刻にそれぞれ、切換えスイッチ36に対して入力端子36a、36b、36cを順に出力端子に切換え50 接続する制御を行う。

【0083】尚、上記説明において、加算平均演算部、保持部等による遅延量、及び回路制作時に生じる回路遅延量は考慮していないので、実際の設計においては、十分考慮する必要がある。

【0084】図7に、具体的な動作例を示す。図7において、縦軸はキャリア周波数誤差 $|\Delta f|$ 、横軸は時刻 T を表している。図7から明らかなように、上記構成のOFDM復調装置は、低 C/N 時に初期キャリア周波数誤差が0.5付近であっても、加算平均演算部33によりキャリア周波数誤差 $|\Delta f|$ が0.5より非常に小さくなるように初期引込みを行い、その後、加算平均演算部34により本引込みを行う。よって、キャリア周波数誤差 $|\Delta f| = 0.5$ 付近における、低 C/N 時の周波数同期精度の劣化が解消される。また、加算平均演算部35にてトラッキング動作を行うので周波数同期完了後も非常に安定した動作が得られる。

【0085】これにより、雑音に影響されることなく周波数同期精度を維持すると同時に、周波数同期の同期引込み完了時間の高速化を図ることができる。尚、本実施の形態において、3つの加算平均演算部33、34、35を用いたが、1つ又は2つ又は4つ以上の加算平均演算部を用いても同様の効果を得ることができることは言うまでもない。また、保持部31が無い場合においても同様の効果を得ることができることは言うまでもない。

【0086】(第2の実施の形態) 図8は、本発明に係る第2の実施の形態におけるOFDM復調装置を示すブロック図である。

【0087】この実施の形態の全体構成は、図1に示した第1の実施の形態の構成と、切換えスイッチ32、加算平均演算部33、34、35、切換えスイッチ36により構成される部分以外の構成は同じである。また、動作も同じであるので、同一部分に同一符号を付してその説明を省略し、上記切換えスイッチ32、加算平均演算部33、34、35、切換えスイッチ36により構成される部分と置き替わる部分及び追加部分のみを説明する。

【0088】保持部31に保持された出力は、切換えスイッチ37及び符号検出部41に供給される。切換えスイッチ37は、1入力3出力の構成であり、符号検出部41で生成される制御信号に基づいて、入力端子に供給される信号を、3出力端子37a、37b、37cのうちの1つを選択して出力する動作を行う。

【0089】符号検出部41は、保持部31の出力の符号を検出し、その符号検出結果に応じて上記切換えスイッチ37を制御すると共に、符号検出結果を符号カウンタ部42に供給する。上記符号検出部41からの制御信号に基づいて出力端子37a、37b、37cから出力される信号は、それぞれ加算平均演算部38、39、40に供給される。

【0090】ここで、加算平均演算部38、39は広範

囲周波数同期引込み用、加算平均演算部40はトラッキング(狭範囲周波数同期引込み)用である。ここでいう狭範囲とは、キャリア周波数誤差 $|\Delta f|$ が0.01未満を考えている。

【0091】上記符号カウンタ部42は、上記符号検出部41からの符号検出結果を基に、保持部31の出力結果の正、及び負の回数をカウントし、そのカウント結果を基に、切換えスイッチ43に供給する制御信号及び上記加算平均演算部38、39、40の図示しない可変ゲインアンプのゲインを制御する信号を生成する。

【0092】上記加算平均演算部38、39、40における加算平均演算結果は、それぞれ切換えスイッチ43の入力端子43a、43b、43cに供給される。切換えスイッチ43は、3入力1出力の構成であり、上記符号カウンタ部42で生成される制御信号に基づいて、3入力端子43a、43b、43cのうちの1つを選択して出力端子から出力する動作を行う。この切換えスイッチ43の出力は、直交検波部26に供給され、直交検波部26に内蔵されている図示しない局部発振器またはNCOの発振周波数の制御を行う周波数誤差補正信号となる。

【0093】上記加算平均演算器38、39、40は、例えば、図9に示すような構成である。図9において、上記切換えスイッチ37から出力された信号は、加算器382及び保持部383により構成される積分器に供給される。

【0094】保持部383は、図示しないシンボルタイミング同期信号発生部で生成されるシンボル同期信号により保持される。その結果、加算器382、保持部383により構成される積分器はシンボル同期信号の周期で積分動作を行う。この積分結果は保持部384に供給される。

【0095】この保持部384は、図示しない制御信号発生部から供給される保持部制御信号により保持動作を行う。この保持結果は可変ゲインアンプ381に供給される。この可変ゲインアンプ381は、符号カウンタ部42から供給されるゲイン制御信号により設定されるゲイン γ により、入力信号を γ 倍する。

【0096】次に、本第2の実施の形態の具体的な動作例を説明する。いま、切換えスイッチ37に信号が供給された時刻を0、OFDM信号の1シンボル期間を T_S とし、 M_3 を正の数とする。この場合、符号検出部41は、 $0 \leq T < (M_3 + 1) T_S$ の時刻において、保持部31にてシンボルタイミングで保持される保持出力の符号を監視し、切換えスイッチ37に対して制御信号を出力し、符号が正の場合には出力端子37aを選択するように、負の場合には出力端子37bを選択するように、時刻 $(M_3 + 1) T_S \leq T$ で出力端子37cを選択するように制御する。

【0097】一方、符号カウンタ部42は、符号検出部

41からの符号検出信号が正または負であることを認識し、 $0 \leq T < (M_3 + 1) T_S$ の時刻において、シンボル周期で正及び負の回数をそれぞれカウントする。

【0098】ここで、正のカウント結果を C_p とし、負のカウント結果を C_m とする。このとき、符号カウンタ部42は、加算平均演算部38、39、40にそれぞれゲイン制御信号を送り、時刻 $M_3 T_S \leq T$ に加算平均演算部38の可変ゲインアンプのゲインを $1/C_p$ に、加算平均演算部39の可変ゲインアンプのゲインを $1/C_m$ に、加算平均演算部40の可変ゲインアンプのゲインはトラッキング（狭帯域周波数同期引込み）動作が最適に行えるような値に設定する。

【0099】また、符号カウンタ部42は、切換えスイッチ43に対して制御信号を送り、 $T = M_3 T_S$ の時刻において上記カウント数が $C_p > C_m$ のときに入力端子43aを選択するように、上記カウント数が $C_p < C_m$ のときに入力端子43bを選択するように、時刻 $(M_3 + 1) T_S \leq T$ で入力端子43cを選択するような制御を行う。

【0100】また、符号カウンタ部42は、加算平均演算部38、39の保持部384に対して、 $M_3 T_S \leq T$ の時刻において保持動作を行うように保持信号を出力する。尚、加算平均演算部38、39、40の保持部384は、 $M_3 T_S > T$ においては、リセット状態であり、出力0である。

【0101】尚、上記説明において、加算平均演算部、保持部等による遅延量、及び回路制作時に生じる回路遅延量は考慮していないので、実際の設計においては、十分考慮する必要がある。

【0102】図10に、具体的な動作例を示す。図10において、縦軸はキャリア周波数誤差 $|\Delta f|$ 、横軸は時刻 T を表している。図10から明らかなように、上記構成のOFDM復調装置は、低 C/N 時に初期キャリア周波数誤差が0.5付近であっても、加算平均演算部38または39により同期精度の劣化となる要因を取り除いて引込みを行うので、キャリア周波数誤差 $|\Delta f| = 0.5$ 付近における、低 C/N 時の周波数同期精度の劣化が解消される。また、加算平均演算部40にてトラッキング動作を行うので、周波数同期完了後も非常に安定した動作が得られる。

【0103】これにより、雑音に影響されることなく周波数同期精度を維持すると同時に、周波数同期の同期引込み完了時間の高速化を図ることができる。尚、本実施の形態において、3つの加算平均演算部38、39、40を用いたが、1つ又は2つ又は4つ以上の加算平均演算部を用いても同様の効果を得ることができることは言うまでもない。また、保持部31が無い場合においても同様の効果を得ることができることは言うまでもない。

【0104】（第3の実施の形態）図11は、本発明に係る第3の実施の形態におけるOFDM復調装置を示す

ブロック図である。

【0105】この実施の形態の全体構成は、図1に示した第1の実施の形態の構成と、直交検波部26、有効シンボル期間遅延部27、複素乗算器28、加算平均演算部29により構成される部分の構成は同じである。また、動作も同じであるので、同一部分に同一符号を付してその説明を省略し追加部分のみを説明する。

【0106】加算平均演算部29による演算結果は保持部44に供給される。保持部44は、図示しないシンボルタイミング同期信号発生部で生成されるシンボル同期信号により、シンボルタイミングで入力データを保持するもので、その保持結果は切換えスイッチ67に供給される。

【0107】切換えスイッチ67は、1入力2出力の構成であり、切換えスイッチ制御部CONTで生成される制御信号S7に基づいて、入力信号を2出力端子67a、67bのうちの1つを選択して出力する動作を行う。上記制御信号に基づいて出力端子67a、67bのいずれかから出力される信号は、それぞれ加算平均演算部45、切換えスイッチ66の一方の入力端子66bに供給される。

【0108】加算平均演算部45における加算平均演算結果は、切換えスイッチ66の一方の入力端子66aに供給される。この切換えスイッチ66は、2入力1出力の構成であり、切換えスイッチ制御部CONTで生成される制御信号S8に基づいて、2入力端子66a、66bの各入力信号のうちの1つを選択して出力する動作を行う。この切換えスイッチ66の出力は、アークタンジェント演算部 (\tan^{-1}) 30に供給される。

【0109】アークタンジェント演算部30は、上記切換えスイッチ66の出力の（虚数部）／（実数部）のアークタンジェント演算を施すもので、その結果は切換えスイッチ64に供給される。

【0110】切換えスイッチ64は、1入力2出力の構成であり、切換えスイッチ制御部CONTで生成される制御信号S9に基づいて、入力信号を2出力端子64a、64bのうちの1つを選択して出力する動作を行う。上記制御信号S9に基づいて出力端子64a、64bのいずれかから出力される信号は、それぞれ2入力1出力の構成である切換えスイッチ65の一方の入力端子65a、加算平均演算部46に供給される。

【0111】加算平均演算部46は、上記切換えスイッチ64の出力の加算平均演算を施すもので、その結果は、上記切換えスイッチ65の他方の入力端子65bに供給される。

【0112】上記切換えスイッチ65は、切換えスイッチ制御部CONTで生成される制御信号S10に基づいて、2入力端子65a、65bの各入力信号のうちの1つを選択して出力する動作を行う。この切換えスイッチ65の出力は、直交検波部26に供給され、直交検波部

26に内蔵されている図示しない局部発振器またはNCOの発振周波数の制御を行う周波数誤差補正信号となる。

【0113】ここで、加算平均演算部45は、広範囲周波数同期引込み用、加算平均演算部46はトラッキング（狭範囲周波数同期引込み）用である。ここでいう狭範囲とは、キャリア周波数誤差 $|\Delta f|$ が0.01未満を考えている。

【0114】上記加算平均演算部45、46は、例えば、図6に示すような構成であり、上記で動作の説明済みなので説明を省く。次に、本第3の実施の形態の具体的な動作例を説明する。

【0115】上記加算平均演算部29により得られた演算結果は、雑音耐性を良好にするために、シンボル同期信号によるシンボルタイミングで保持部44にて保持される。この保持部44からの保持出力は、制御信号S7に基づいて切換わる切換えスイッチ67によって、加算平均演算部45、切換えスイッチ66の一方の入力端子66bに供給される。

【0116】制御信号S7は、切換えスイッチ67に信号が供給された時刻を0、OFDM信号の1シンボル期間を T_S とし、 M_4 を正の数とすると、 $0 \leq T \leq M_4 T_S$ 、 $M_4 T_S < T$ の時刻にそれぞれ切換えスイッチ67の入力端子を出力端子67a、67bへと順に切換え接続する制御を行う。

【0117】出力端子66aに接続されている加算平均演算部45のゲインアンプのゲイン値は、加算平均演算部45が広範囲周波数同期引込み動作を最適に行えるような値に設定されている。

【0118】加算平均演算部45の保持部を制御する保持信号を保持信号H1とすると、 $M_4 T_S \leq T$ の時刻において保持動作を行うように制御する。また、 $0 < T < M_4 T_S$ においては、リセット状態であり、保持部の出力は0である。

【0119】加算平均演算部45の演算結果と上記保持部44の出力は、制御信号S8に基づいて切換わる切換えスイッチ66によって、上記アークタンジェント演算部30に選択的に供給される。制御信号S8は、 $0 \leq T \leq M_4 T_S$ 、 $M_4 T_S < T$ の時刻にそれぞれ切換えスイッチ66に対して入力端子66a、66bを順に出力端子に切換え接続する制御を行う。この切換えスイッチ66の出力は、アークタンジェント演算部30に供給される。

【0120】アークタンジェント演算部30により得られた結果は、制御信号S9に基づいて切換わる切換えスイッチ64によって、切換えスイッチ65の一方の端子65a、加算平均演算部46のいずれかに選択的に供給される。

【0121】制御信号S9は、 $0 \leq T \leq M_4 T_S$ 、 $M_4 T_S < T$ の時刻にそれぞれ切換えスイッチ64の入力端

子（出力端子64a、64b）へと順に切換え接続する制御を行う。

【0122】出力端子64bに接続されている加算平均演算部46のゲインアンプのゲイン値は、加算平均演算部46がトラッキング（狭範囲周波数同期引込み）動作を最適に行えるような値に設定されている。また、加算平均演算部46の保持部は、保持動作を行わない。

【0123】上記アークタンジェント演算部30の演算結果と加算平均演算部46の演算結果は、制御信号S10に基づいて切換わる切換えスイッチ65によって、上記直交検波部26の局部発振器264またはNCO2611に周波数誤差補正信号として選択的に供給され、局部発振周波数または周波数値を制御する。制御信号S10は、 $0 \leq T \leq M_4 T_S$ 、 $M_4 T_S < T$ の時刻にそれぞれ切換えスイッチ65に対して入力端子65a、65bを順に出力端子に切換え接続する制御を行う。

【0124】尚、上記説明において、加算平均演算部、アークタンジェント演算部等による遅延量、及び回路制作時に生じる回路遅延量は考慮していないので、実際の設計においては、十分考慮する必要がある。

【0125】図12に、具体的な動作例を示す。図12において、縦軸はキャリア周波数誤差 $|\Delta f|$ 、横軸は時刻Tを表している。図12から明らかなように、上記構成のOFDM復調装置は、低C/N時に初期キャリア周波数誤差が0.5付近であっても、加算平均演算部45により高精度な引込みを行うことで、キャリア周波数誤差 $|\Delta f| = 0.5$ 付近における、低C/N時の周波数同期精度の劣化が解消される。また、加算平均演算部46にてトラッキング動作を行うので周波数同期完了後も非常に安定した動作が得られる。

【0126】これにより、雑音に影響されることなく周波数同期精度を維持すると同時に、周波数同期の同期引込み完了時間の高速化を図ることができる。本実施の形態において、2つの加算平均演算部45、46を用いたが、3つ以上の加算平均演算部を用いても同様の効果を得ることができることは言うまでもない。また、保持部44が無い場合においても同様の効果を得ることができることは言うまでもない。

【0127】（第4の実施の形態）図13は、本発明に係る第4の実施の形態におけるOFDM復調装置を示すブロック図である。

【0128】この実施の形態の全体構成は、図1に示した第1の実施の形態の構成と、直交検波部26、有効シンボル期間遅延部27、複素乗算器28、加算平均演算部29により構成される部分の構成は同じである。また、動作も同じであるので、同一部分に同一符号を付してその説明を省略し追加部分のみを説明する。

【0129】加算平均演算部29による演算結果は保持部44に供給される。保持部44は、図示しないシンボルタイミング同期信号発生部で生成されるシンボル同期

信号により、シンボルタイミングで入力データを保持するもので、その保持結果は切換えスイッチ60に供給される。

【0130】切換えスイッチ60は、1入力2出力の構成であり、切換えスイッチ制御部CONTで生成される制御信号S3に基づいて、入力信号を2出力端子60a、60bのうちの1つを選択して出力する動作を行う。上記制御信号に基づいて出力端子60a、60bのいずれかから出力される信号は、それぞれ切換えスイッチ61の一方の入力端子61a、加算平均演算部47に供給される。

【0131】加算平均演算部47における加算平均演算結果は、切換えスイッチ61の一方の入力端子61bに供給される。この切換えスイッチ61は、2入力1出力の構成であり、切換えスイッチ制御部CONTで生成される制御信号S4に基づいて、2入力端子61a、61bの各入力信号のうちの1つを選択して出力する動作を行う。この切換えスイッチ61の出力は、アークタンジェント演算部30に供給される。

【0132】アークタンジェント演算部30は、上記切換えスイッチ66の出力の(虚数部)/(実数部)のアークタンジェント演算を施すもので、その結果は切換えスイッチ62に供給される。

【0133】切換えスイッチ62は、1入力3出力の構成であり、切換えスイッチ制御部CONTで生成される制御信号S5に基づいて、入力信号を3出力端子62a、62b、62cのうちの1つを選択して出力する動作を行う。上記制御信号S5に基づいて出力端子62a、62b、62cのいずれかから出力される信号は、それぞれ加算平均演算部48、切換えスイッチ63の入力端子63b、加算平均演算部49に供給される。

【0134】加算平均演算部48、49は、上記切換えスイッチ62の出力の加算平均演算を施すもので、その結果は、それぞれ上記切換えスイッチ63の入力端子63a、63cに供給される。

【0135】上記切換えスイッチ63は、切換えスイッチ制御部CONTで生成される制御信号S6に基づいて、3入力端子63a、63b、63cの各入力信号のうちの1つを選択して出力する動作を行う。この切換えスイッチ63の出力は、直交検波部26に供給され、直交検波部26に内蔵されている図示しない局部発振器またはNCOの発振周波数または周波数値の制御を行う周波数誤差補正信号となる。

【0136】ここで、加算平均演算部47、48は、広帯域周波数同期引込み用、加算平均演算部49はトラッキング(狭帯域周波数同期引込み)用である。ここでいう狭帯域とは、キャリア周波数誤差 $|\Delta f|$ が0.01未満を考えている。

【0137】上記加算平均演算器47、48、49は、例えば、図6に示すような構成であり、上記で動作の説

明済みなので説明を省く。次に、本第4の実施の形態の具体的な動作例を説明する。

【0138】上記加算平均演算部29により得られた演算結果は、雑音耐性を良好にするために、シンボル同期信号によるシンボルタイミングで保持部44にて保持される。この保持部44からの保持出力は、制御信号S3に基づいて切換わる切換えスイッチ60によって、切換えスイッチ61の一方の入力端子61a、加算平均演算部47に供給される。

【0139】制御信号S3は、切換えスイッチ60に信号が供給された時刻を0、OFDM信号の1シンボル期間を T_S とし、 M_5 、 M_6 ($M_5 < M_6$) を正の数とすると、 $0 \leq T < M_5 T_S$ 、 $M_5 T_S \leq T \leq M_6 T_S$ 、 $M_6 T_S < T$ の時刻にそれぞれ切換えスイッチ60の入力端子を出力端子60a、60b、60aへと順に切換え接続する制御を行う。

【0140】出力端子60bに接続されている加算平均演算部47のゲインアンプのゲイン値は、加算平均演算部47が広帯域周波数同期引込み動作を最適に行えるような値に設定されている。

【0141】加算平均演算部47の保持部を制御する保持信号を保持信号H1とすると、 $M_6 T_S \leq T$ の時刻において保持動作を行うように制御する。上記保持部44の出力と加算平均演算部47の演算結果は、制御信号S4に基づいて切換わる切換えスイッチ61によって、上記アークタンジェント演算部30に選択的に供給される。制御信号S4は、 $0 \leq T < M_6 T_S$ 、 $M_6 T_S = T$ 、 $M_6 T_S < T$ の時刻にそれぞれ切換えスイッチ61に対して入力端子61a、61b、61aを順に出力端子に切換え接続する制御を行う。この切換えスイッチ60の出力は、アークタンジェント演算部30に供給される。

【0142】アークタンジェント演算部30により得られた結果は、制御信号S5に基づいて切換わる切換えスイッチ62によって、それぞれ加算平均演算部48、切換えスイッチ63の入力端子63b、加算平均演算部49のいずれかに選択的に供給される。

【0143】制御信号S5は、 $0 \leq T < M_6 T_S$ 、 $M_6 T_S = T$ 、 $M_6 T_S < T$ の時刻にそれぞれ切換えスイッチ62の入力端子を出力端子62a、62b、62cへと順に切換え接続する制御を行う。

【0144】加算平均演算部48のゲインアンプのゲイン値は、加算平均演算部48が広帯域周波数同期引込み動作を最適に行えるような値に設定されている。また、加算平均演算部49のゲインアンプのゲイン値は、加算平均演算部49がトラッキング(狭帯域周波数同期引込み)動作を最適に行えるような値に設定されている。

【0145】加算平均演算部48の保持部を制御する保持信号を保持信号H2とすると、 $(M_5 - 1) T_S \leq T$ の時刻において保持動作を行うように制御する。また、

加算平均演算部49の保持部は、保持動作を行わない。

【0146】加算平均演算部48の演算結果、アークタンジェント演算部30の演算結果及び加算平均演算部49の演算結果は、制御信号S6に基づいて切換わる切換えスイッチ63によって、上記直交検波部26の局部発振器264またはNCO2611に周波数誤差補正信号として選択的に供給され、局部発振周波数または周波数値を制御する。制御信号S6は、 $0 \leq T < M_6 T_S$ 、 $M_6 T_S = T$ 、 $M_6 T_S < T$ の時刻にそれぞれ切換えスイッチ63に対して入力端子63a、63b、63cを順に出力端子に切換え接続する制御を行う。

【0147】尚、上記説明において、加算平均演算部、アークタンジェント演算部等による遅延量、及び回路制御時に生じる回路遅延量は考慮していないので、実際の設計においては、十分考慮する必要がある。

【0148】図14に、具体的な動作例を示す。図14において、縦軸はキャリア周波数誤差 $|\Delta f|$ 、横軸は時刻Tを表している。図14から明らかなように、上記構成のOFDM復調装置は、低C/N時に初期キャリア周波数誤差が0.5付近であっても、加算平均演算部48によりキャリア周波数誤差 $|\Delta f|$ が0.5より小さくなるように初期引込みを行い、その後、加算平均演算部47により本引込みを行う。よって、キャリア周波数誤差 $|\Delta f| = 0.5$ 付近における、低C/N時の周波数同期精度の劣化が解消される。また、加算平均演算部49にてトラッキング動作を行うので周波数同期完了後も非常に安定した動作が得られる。

【0149】これにより、雑音に影響されことなく周波数同期精度を維持すると同時に、周波数同期の同期引込み完了時間の高速化を図ることができる。尚、本実施の形態において、3つの加算平均演算部47、48、49を用いたが、4つ以上の加算平均演算部を用いても同様の効果を得ることができることは言うまでもない。また、保持部44が無い場合においても同様の効果を得ることができることは言うまでもない。

【0150】上記、第1、第2、第3及び第4の実施の形態を用いて構成したOFDM復調装置は、周波数同期引込み完了後の実動作状態において、何らかの影響で周波数同期がはずれる場合がある。トラッキング動作を行っているので多少の周波数同期はずれには対応できるが、トラッキング動作で対応できない周波数同期はずれに対応するためには、周波数同期はずれを検出して、引込み動作を最初から行う必要がある。この周波数同期はずれを検出する周波数同期はずれ検出部について説明する。

【0151】図15は、周波数同期はずれ検出部について示したブロック図である。この周波数同期はずれ検出部は、上記、第1、第2、第3及び第4の実施の形態におけるアークタンジェント演算部の出力の信号を監視することで周波数同期はずれを検出する動作を行

う。

【0152】図15において、アークタンジェント演算部の出力から得られた信号は、比較部70の被比較信号入力端子70aに供給される。また、基準信号発生部71により得られた信号は、基準信号入力端子70bに供給される。比較部70は、上記被比較信号と基準信号を比較して、被比較信号の絶対値が基準信号より大きい場合は、引込み動作を最初から行うように切換えスイッチに制御信号を送る。一方、被比較信号の絶対値が基準信号より小さい場合は、切換えスイッチが現状の状態を保つように制御信号を送る。

【0153】尚、基準信号発生部71により得られる信号は、トラッキング動作を行うことができなくなるときのアークタンジェント演算部の出力値に設定されている。また、上記説明では、被比較信号の絶対値と基準信号を比較しているが、被比較信号の自乗と基準信号の自乗を比較しても同様の効果が得られることは言うまでもない。

【0154】さらに、上記説明では、アークタンジェント演算部の出力からの信号を監視したが、上記、第1、第2、第3及び第4の実施の形態の構成における、複素乗算器の虚数部出力からアークタンジェント演算部の虚数部入力まで、アークタンジェント演算部の出力から直交検波部の周波数誤差補正信号の入力までの間のどの部分の信号を監視しても同様の効果が得られることは言うまでもない。

【0155】具体的な適用例を図11に示す。図11に示す例では、周波数同期はずれ検出回路に、被比較信号として、切換えスイッチ65から出力される周波数誤差補正信号を入力する場合、アークタンジェント演算部30の出力を入力する場合、加算平均演算部29から出力を入力する場合を示している。いずれの場合も前述の回路構成により同期はずれを検出できる。

【0156】同期はずれを検出したときには、リセット信号を切換えスイッチ制御部CONTに与え、初期状態に戻すことで再引き込み動作に移行させることができる。ところで、上記、第1、第2、第3及び第4の実施の形態において、加算平均演算部29は、例えばFIRフィルタを用いて実現できるが、OFDM信号のガード期間のキャリア数が、数100～数1000である場合、FIRフィルタを用いる加算平均演算部では回路規模が増大する可能性がある。この場合、例えば図16に示す構成の加算平均演算部を用いるとよい。

【0157】図16において、上記乗算器28から出力された信号は、ゲインアンプ293に供給される。ゲインアンプ293は入力信号を α 倍するもので、その出力は加算器294及び保持部295により構成される積分器に供給される。

【0158】保持部295は、上記シンボル同期信号により保持される。その結果、加算器294及び保持部2

95により構成される積分器はシンボル同期信号の周期で積分動作を行う。その積分結果はガード期間遅延部296と減算器297の一方の入力端子に供給される。

【0159】上記ガード期間遅延部296は、上記積分結果の信号をガード期間だけ遅延させ、減算器297の他方の入力端子に出力する。減算器297は、上記積分結果の信号から上記ガード期間遅延部296で遅延された積分結果の信号を差し引いて出力する。

【0160】尚、この加算平均演算部の構成では、例えば本装置の電源投入時など、最初に加算平均演算部に信号が入力されるタイミングが、シンボル同期タイミングを挟んだ前後ガード期間以外である必要がある。

【0161】以上により、ガード期間のキャリア数が数100～数1000である場合においても、回路規模が増大せずに、上記第1、第2、第3及び第4の実施の形態と全く同じ効果が得られる。

【0162】(第5の実施の形態) 次に、本発明に係る第5の実施の形態におけるOFDM復調装置を説明する。本発明は、上記で説明した第1及び第2の実施の形態において、加算平均演算部29が図3で示される構成であったときのFIRフィルタ部の窓関数のみが下記図17から図19で示すものになることを特徴とするもので、その他の構成は同じであり、その動作及び効果は第1または第2の実施の形態と同じであるので説明を省略する。

【0163】図17は、図3におけるFIRフィルタ部292の窓関数を示す。図17において、縦軸は窓関数 $w(n)$ を、横軸はサンプル数 n を表す。ガード期間のキャリア数を N_g とすると、このFIRフィルタは、タップ数 N が1より大きく N_g 未満で、各タップの重みが全て等しい矩形窓の構成である。このような構成の窓関数を用いることにより、上記加算平均演算部29の回路規模が削減でき、低コスト化が可能となる。

【0164】また、上記FIRフィルタ部292は、例えば図18又は図19に示すように、窓関数を矩形窓以外にするものも考えられる。図18は、図3におけるFIRフィルタ部292の窓関数を示す。図18において、縦軸は窓関数 $w(n)$ を、横軸はサンプル数 n を表す。ガード期間のキャリア数を N_g とすると、このFIRフィルタは、タップ数 N が1以上 N_g 以下で、各タップの重みを図に示すような台形窓になるよう設定した構成である。

【0165】図19は、図3におけるFIRフィルタ部292の窓関数を示す。図19において、縦軸は窓関数 $w(n)$ を、横軸はサンプル数 n を表す。ガード期間のキャリア数を N_g とすると、このFIRフィルタは、タップ数 N が1以上 N_g 以下で、各タップの重みを図に示すような三角形窓になるよう設定した構成である。さらに、上記FIRフィルタ部292は、タップ数 N が1以上 N_g 以下で窓関数をハニング窓、ハミング窓などにす

ることも考えられる。

【0166】

【発明の効果】以上のように本発明によれば、雑音に影響されることなく周波数同期精度を維持すると同時に、周波数同期の同期引込み完了時間の高速化を図ることができる。OFDM復調装置を提供することができる。

【図面の簡単な説明】

【図1】本発明に係る第1の実施の形態におけるOFDM復調装置の構成を示すブロック回路図。

10 【図2】図1に示すOFDM復調装置の直交変調部の一例を示すブロック回路図。

【図3】図1に示すOFDM復調装置の直交変調部の他の一例を示すブロック回路図。

【図4】図1に示すOFDM復調装置の加算平均演算部の一例を示すブロック回路図。

【図5】図4に示す加算平均演算部のFIRフィルタの窓関数を示す特性図。

【図6】図1に示すOFDM復調装置の加算平均演算部の一例を示すブロック回路図。

20 【図7】本発明に係る第1の実施の形態におけるOFDM復調装置の具体的な動作例を示す特性図。

【図8】本発明に係る第2の実施の形態におけるOFDM復調装置の構成を示すブロック回路図。

【図9】図8に示すOFDM復調装置の加算平均演算部の一例を示すブロック回路図。

【図10】本発明に係る第2の実施の形態におけるOFDM復調装置の具体的な動作例を示す特性図。

【図11】本発明に係る第3の実施の形態におけるOFDM復調装置の構成を示すブロック回路図。

30 【図12】本発明に係る第3の実施の形態におけるOFDM復調装置の具体的な動作例を示す特性図。

【図13】本発明に係る第4の実施の形態におけるOFDM復調装置の構成を示すブロック回路図。

【図14】本発明に係る第4の実施の形態におけるOFDM復調装置の具体的な動作例を示す特性図。

【図15】本発明に係る第1、第2、第3及び第4の実施の形態におけるOFDM復調装置の周波数同期はずれ検出部の構成を示すブロック回路図。

40 【図16】図1及び図8に示すOFDM復調装置の加算平均演算部の一例を示すブロック回路図。

【図17】図4に示す加算平均演算部のFIRフィルタの矩形の窓関数を示す特性図。

【図18】図4に示す加算平均演算部のFIRフィルタの台形の窓関数を示す特性図。

【図19】図4に示す加算平均演算部のFIRフィルタの三角形の窓関数を示す特性図。

【図20】従来のOFDM送信装置の構成を示すブロック回路図。

【図21】OFDM信号のフォーマットを表す図。

50 【図22】従来のOFDM復調装置の構成を示すブロッ

ク回路図。

【図23】従来のOFDM信号の送信フォーマットを表す図。

【図24】図22の構成を改善した従来のOFDM復調装置の構成を示すブロック回路図。

【図25】図24の従来のOFDM復調装置の周波数誤差検出部の構成を示すブロック回路図。

【図26】図24の構成を改善した従来のOFDM復調装置の構成を示すブロック回路図。

【図27】図25の構成を改善した従来のOFDM復調装置の周波数誤差検出部の構成を示すブロック回路図。

【符号の説明】

11…シリアル/パラレル変換部
12…IFFT部
13…ガード期間付加部
14…直交変調部
15…局部発振器
16…直交復調部
17…局部発振器
18…ガード期間除去部
19…FFT部
20…パラレル/シリアル変換部
21…直交検波部
22…ガード期間除去部
23…FFT部
24…パラレル/シリアル変換部
25…周波数誤差検出部
251…有効シンボル期間遅延部
252…乗算器
253…加算平均演算部
254…アークタンジェント演算部
255…保持部
256…ループフィルタ
26…直交検波部
261…BPF
262、263…乗算器
264…局部発振器
265…移相器
266、267…LPF
268、269…A/D変換部
2610…乗算器
2611…数値制御発振器
27…有効シンボル期間遅延部
28…複素乗算器
29…加算平均演算部
291…ゲインアンプ
292…FIRフィルタ部
293…ゲインアンプ
294…加算器
295…保持部

296…ガード期間遅延部
297…減算器
30…アークタンジェント演算部
31…保持部
32…切換えスイッチ
32a、32b、32c…出力端子
33、34、35…加算平均演算部
331…ゲインアンプ
332…加算器
333、334…保持部
36…切換えスイッチ
36a、36b、36c…入力端子
37…切換えスイッチ
37a、37b、37c…出力端子
38、39、40…加算平均演算部
381…可変ゲインアンプ
382…加算器
383、384…保持部
41…符号検出部
42…符号カウント部
43…切換えスイッチ
43a、43b、43c…入力端子
44…保持部
45、46、47、48、49…加算平均演算部
51…直交検波部
52…複素乗算器
53…ガード期間除去部
54…FFT部
55…パラレル/シリアル変換部
56…周波数誤差検出部
561…有効シンボル期間遅延部
562…乗算器
563…加算平均演算部
564…アークタンジェント演算部
565…保持部
567…シンボル加算平均演算部
5671…加算平均部
5672…保持部
57…発振器
60…切換えスイッチ
60a、60b…出力端子
61…切換えスイッチ
61a、61b…入力端子
62…切換えスイッチ
62a、62b、62c…出力端子
63…切換えスイッチ
63a、63b、63c…入力端子
64…切換えスイッチ
64a、64b…出力端子
65…切換えスイッチ

【图8】

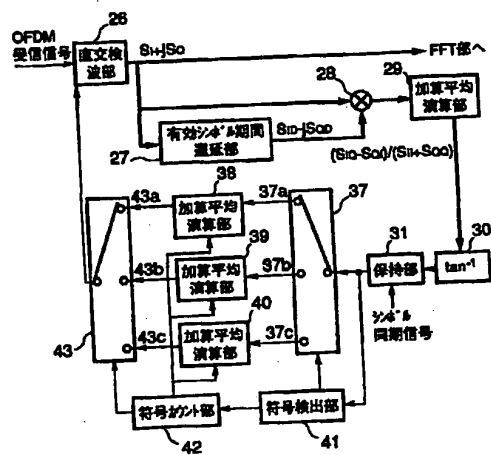
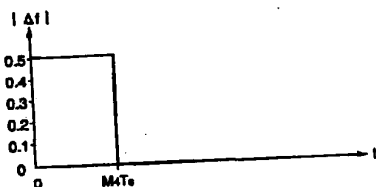
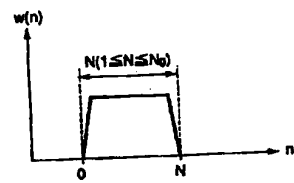


Figure 1 is a block diagram of the first embodiment of the symbol rate control circuit. The circuit includes four main blocks: 381 (Gain Control Signal Input), 382 (Symbol Rate Control Signal Input), 383 (Symbol Rate Control Signal Hold), and 384 (Symbol Rate Control Signal Hold). The output of 381 is multiplied by the output of 382 in block 383. The output of 383 is then held in block 384. The output of 384 is fed back to the input of 382. The output of 384 is also fed back to the input of 381. The output of 384 is also fed back to the input of 383.

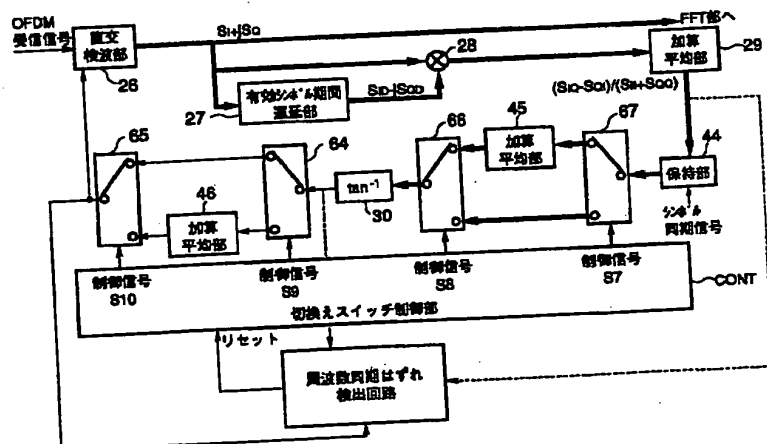
【图 12】



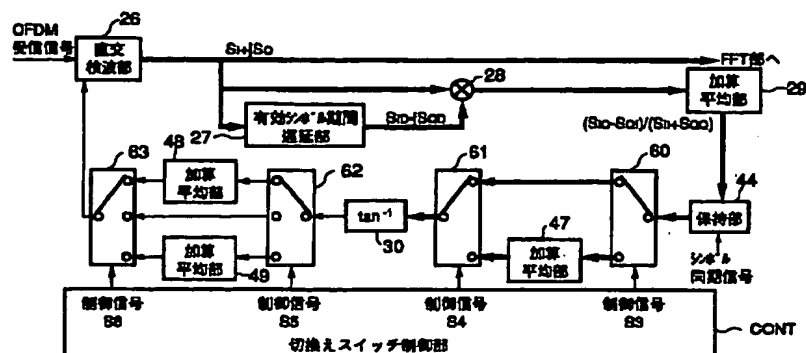
【图 18】



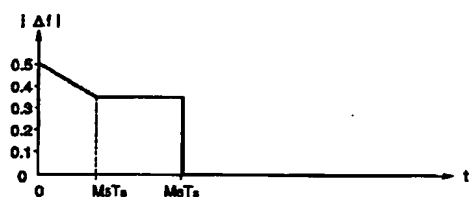
【图 1-1】



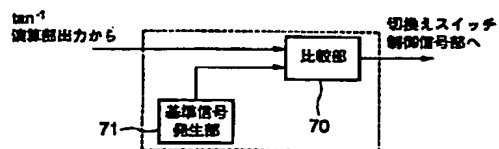
【图 13】



【图 14】

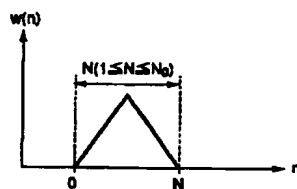
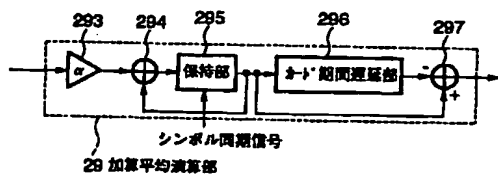


【图 1 5】



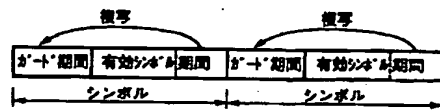
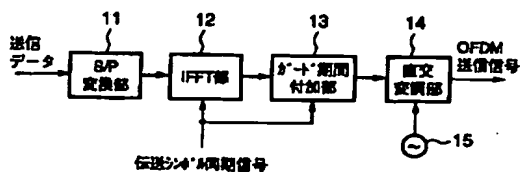
【图 19】

【図 16】



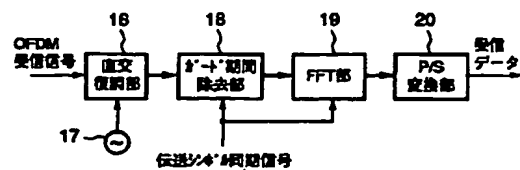
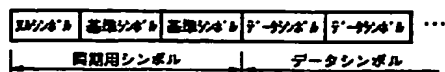
【図 2 1】

【图 20】

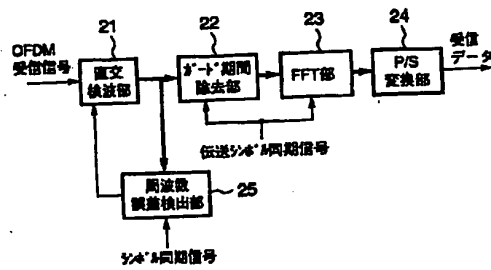


【图 2 2】

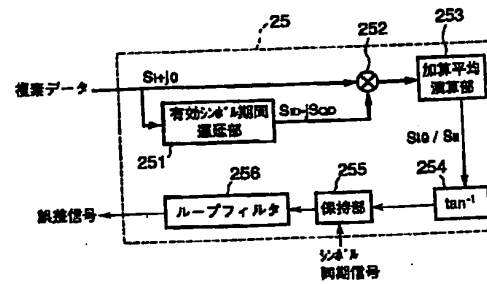
【図 23】



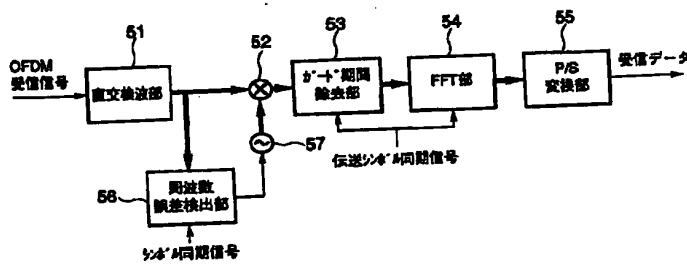
【図24】



【図25】



【図26】



【図27】

